

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10 - 161942[✓]

(43) 公開日 平成 10 年 (1998) 6 月 19 日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所		
G06F 12/16	340		G06F 12/16	340	M	
	310			310	M	
G11C 16/02			G11C 17/00	601	P	

審査請求 未請求 請求項の数 3 O L (全 3 頁)[✓]

(21) 出願番号 特願平 8 - 3 1 7 7 1 7

(22) 出願日 平成 8 年 (1996) 11 月 28 日

(71) 出願人 0 0 0 0 0 2 1 8 5
ソニー株式会社
東京都品川区北品川 6 丁目 7 番 3 5 号

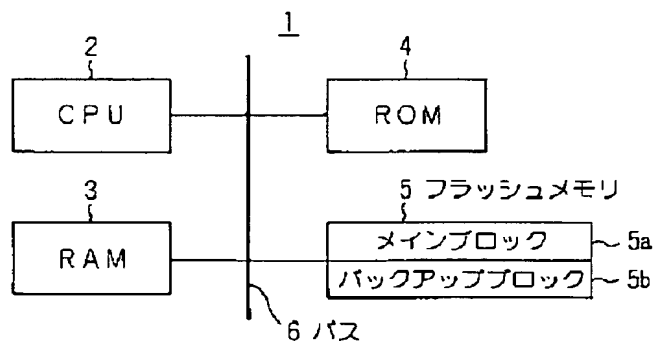
(72) 発明者 今橋 一泰
東京都品川区北品川 6 丁目 7 番 3 5 号 ソ
ニー株式会社内

(54) 【発明の名称】 情報記憶方法及び情報記憶装置及び情報処理装置

(57) 【要約】

【課題】 フラッシュメモリにデータを記録する際に、いかなるタイミングで記録が中断されてもデータの復帰ができる情報記憶方法及び情報記憶装置及び情報処理装置を提供する。

【解決手段】 フラッシュメモリ 5 をメインブロック 5 a とバックアップブロック 5 b に分け、ROM 4 と RAM 3 と CPU 2 とを具備し、これらをバス 6 にて接続した構成とし、RAM 3 の上にデータを作成し、フラッシュメモリ 5 のメインブロック 5 a 内のデータを消去し、作成されたデータをメインブロック 5 a に書き込み、バックアップブロック 5 b 内を消去し、バックアップブロック 5 b に作成されたデータを書きこむ情報記憶方法とし、いかなるタイミングで記録が中断されてもデータが保証できる。



【特許請求の範囲】

【請求項 1】 フラッシュメモリをメインブロックとバックアップブロックに分けたことを特徴とする情報記憶装置。

【請求項 2】 ROMと、

RAMと、

請求項 1 に記載の前記フラッシュメモリと、

CPUとを具備し、これらをバスにて接続したことを特徴とする情報処理装置。

【請求項 3】 前記 RAM の上にデータを作成するステップと、

前記フラッシュメモリのメインブロック内のデータを消去するステップと、

作成されたデータを前記メインブロックに書き込むステップと、

前記バックアップブロック内を消去するステップと、

前記バックアップブロックに作成されたデータを書き込むステップとを含む請求項 2 に記載の情報処理装置を用いた情報記憶方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はフラッシュメモリを用いた情報記憶方法及び情報記憶装置及び情報処理装置に関する。

【0002】

【従来の技術】フラッシュメモリは大容量の不揮発性メモリとして実用化されているが、その特徴として、①新たに書き込む時には一度消去してからでないと書き込むことができない。②フラッシュメモリの消去は通常 1 バイト単位ではなく数キロ～百キロバイト程度のブロックを一度に消去するタイプが多い。③消去／書き込みは一瞬で終了するのではなく、若干時間がかかる（特に消去はブロックの大きさが大きくなるにつれ時間がかかり、数秒程度かかる場合もある）。書き込みも CPU が通常のメモリにアクセスする時間と比較するとかなりの時間がかかる。ということが挙げられる。特に③は重要で、時間がかかるということは消去／再書き込み中に何らかの事情、例えば、電源の停止等によってオペレーションが中断するという事態も考えなくてはならない。

【0003】また、ブロックサイズが大きいということは、1つのブロック（バンク）の中に複数の情報を書き込む事が考えられるが、その際に 1つの情報を書き換えている時に異常事態が発生しても関係なかった情報は正しく保存されていなくてはならない。

【0004】

【発明が解決しようとする課題】本発明の課題は、フラッシュメモリにデータを記録する際に、いかなるタイミングで記録が中断されてもデータの復帰ができる情報記憶方法及び情報記憶装置及び情報処理装置を提供することである。

【0005】

【課題を解決するための手段】本発明の情報処理装置は、フラッシュメモリをメインブロックとバックアップブロックに分け、ROMとRAMとCPUとを具備し、これらをバスにて接続した構成とし、RAMの上にデータを作成し、フラッシュメモリのメインブロック内のデータを消去し、作成されたデータをメインブロックに書き込み、バックアップブロック内を消去し、バックアップブロックに作成されたデータを書き込む情報記憶方法とし、いかなるタイミングで記録が中断されてもデータが保証できる。

【0006】

【発明の実施の形態】次に本発明の好適な実施の形態について説明する。図 1 は本発明の情報処理装置 1 のブロック図であり、CPU 2、RAM 3、ROM 4、そしてフラッシュメモリ 5 を備え、それらはバス 6 で結合されている。フラッシュメモリ 5 には例えば情報処理装置の各種パラメータが記録されている。フラッシュメモリ 5 はいくつかの消去単位（バンク）を持っているが、それらをメインブロック 5 a とバックアップブロック 5 b の 2 ブロックに分ける。これらは通常同じものを書きこむようにして、一方が壊れても他方に同じものを残しておいてデータが消失してしまうのを防ぐようにする。

【0007】図 2 はフラッシュメモリ 5 の各ブロック 5 a、5 b に対して書き込みを行う本発明の情報記憶方法を示すフローチャートである。まず、RAM 3 の上に作成するブロックデータを一式作成する（S1）。これは一度メインブロック 5 a の内容を全て RAM 3 にコピーした後必要な部分を書き換えたものである。その後、メインブロック 5 a を消去し（S2）、作成されたデータをメインブロック 5 a に書き込む（S3）、次いでバックアップブロック 5 b 内を消去し（S4）、バックアップブロック 5 b に作成されたデータを書き込む（S5）、と順に行っていく。このフローに示すようにメインブロック 5 a とバックアップブロック 5 b は同時に消去されることはないので、どの段階で作業を中断しても、どちらかのブロックのデータは補償される。

【0008】図 3 は本発明に係る情報処理装置への電源投入時の処理のフローチャートである。まず始めにメインブロック 5 a とバックアップブロック 5 b の内容を比較する（T1）。この内容が等しければ、前回の動作中にはフラッシュメモリ 5 の書き込み中断は無かったと考えられるのでなにもする必要はない。等しくなかったとき（T2）はメインブロック 5 a 又はバックアップブロック 5 b のどちらかが破損しているのでそれをチェックする（T3）。

【0009】そして破損しているブロックを再び消去し（T5）、再書き込み（T6）を行う。両方のブロックとも破損していないが、内容が違っている場合はバックアップブロック 5 b の更新がされなかったため（図 2 の

S 3 と S 4 の間で異常が起きたと考えられる) なので、バックアップブロック 5 b の破損とみなす。

【0010】ブロックが正常なのか破損しているのかを調べるには、例えばフラッシュメモリ 5 の特定のアドレス（通常は先頭アドレスと最後尾アドレス）及びそれに続く数バイトに偶然では存在しないような特定のパターンの値を書き込んでおき（通常 magic number と呼ばれる）、それを正常に読むことができればブロックが正常であると判断することができる。

【0011】この回復作業によってメインブロック 5 a とバックアップブロック 5 b は同一内容となる。なお、メインブロック 5 a が破損していた場合は最後のデータの書き換えは反映されないが、バックアップブロック 5 b が破損していた場合および両ブロックとも正常だが内容が違う場合は最後のデータの書き換えは完了していることになる。

【0012】フラッシュメモリをメインブロックとバックアップブロックの 2 つのブロックに分けることによりメモリー量は 2 倍必要になるが、1 つのバンクに複数の情報をいれても特定の情報の書き換え時に他の情報が消えてしまうということがないため、保存データの信頼性を高めることができる。また 1 情報 1 ブロックにしてい

るわけではないのでその方法よりはメモリの節約が可能である。

【0013】

【発明の効果】本発明によれば、フラッシュメモリにデータを記録する際に、いかなるタイミングで書き込みを中断したときでもデータの復帰を補償することができる。またデータをフラッシュメモリの他のバンクに二重に保存することによって、一方の書き込み中に書き込みを中断しても、次の情報処理装置の立ち上げ時に正しい方から中断によって壊れてしまったブロックにデータをコピーすることによって、書き換えた内容以外のデータを補償することができる。

【図面の簡単な説明】

【図 1】本発明の情報処理装置のブロック図である。

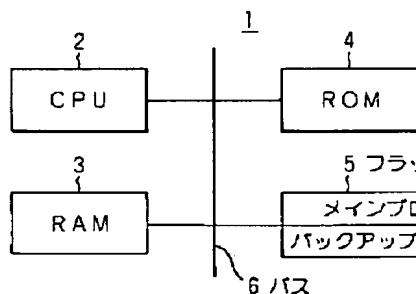
【図 2】本発明の情報記憶方法を示すフローチャートである。

【図 3】本発明の情報処理装置の電源投入時の処理のフローチャートである。

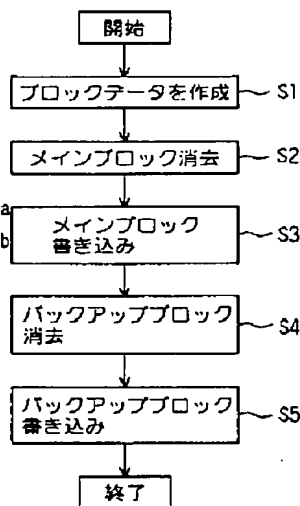
【符号の説明】

1 … 情報処理装置、 2 … CPU、 3 … RAM、 4 … ROM、 5 … フラッシュメモリ、 5 a … メインブロック、 5 b … バックアップブロック、 6 … バス

【図 1】



【図 2】



【図 3】

